

T S1/9

1/9/1

DIALOG(R)File 351:Derwent WPI

(c) 2006 Thomson Derwent. All rts. reserv.

010435733

WPI Acc No: 1995-337053/199543

XRAM Acc No: C95-148660

XRPX Acc No: N95-252717

Active matrix liquid crystal display device - comprising picture elements constituted of scanning electrodes and signal electrodes arranged in a matrix

Patent Assignee: HITACHI LTD (HITA); HITACHI SEISAKUSHO KK (HITA);

KAWACHI G (KAWA-I); KITAJIMA M (KITA-I); KONDO K (KOND-I); OH-E M

(OHEM-I); OTA M (OTAM-I); SASAKI T (SASA-I); TSUMURA M (TSUM-I)

Inventor: KAWACHI G; KITAJIMA M; KONDO K; OH-E M; OTA M; SASAKI T; TSUMURA

M; GENSHIRO K; KATSUMI K; MAKOTO T; MASAOKI K; MASAHITO O; MASUYUKI O;

TOHRU S

Number of Countries: 009 Number of Patents: 024

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
WO 9525291	A1	19950921	WO 94JP1021	A	19940624	199543 B
TW 266287	A	19951221	TW 94105757	A	19940624	199610
EP 699939	A1	19960306	EP 94918570	A	19940624	199614
			WO 94JP1021	A	19940624	
JP 7523943	X	19960730	WO 94JP1021	A	19940624	199650
			JP 95523943	A	19940624	
CN 1129035	A	19960814	CN 94190204	A	19940624	199750
US 5786876	A	19980728	WO 94JP1021	A	19940624	199837
			US 95374531	A	19950113	
EP 699939	A4	19970101	EP 94918570	A	19940624	199842
JP 10325961	A	19981208	JP 9446916	A	19940317	199908
US 6040886	A	20000321	US 95374531	A	19950113	200021
			US 98122781	A	19980727	
CA 2180105	C	20000516	CA 2180105	A	19940624	200038
			WO 94JP1021	A	19940624	
EP 1122587	A1	20010808	EP 94918570	A	19940629	200146
			EP 2001106423	A	19940629	
EP 699939	B1	20010919	EP 94918570	A	19940624	200155
			WO 94JP1021	A	19940624	
			EP 2001106423	A	19940624	
DE 69428354	E	20011025	DE 94628354	A	19940624	200171
			EP 94918570	A	19940624	
			WO 94JP1021	A	19940624	
JP 2002318389	A	20021031	JP 9446916	A	19940317	200304
			JP 20029901	A	19940317	
US 20030002001	A1	20030102	US 95374531	A	19950113	200305
			US 98122781	A	19980727	
			US 2000501304	A	20000209	
			US 2002235807	A	20020906	
KR 355023	B	20021005	WO 94JP1021	A	19940624	200324
			KR 94704634	A	19941219	
			KR 99705785	A	19990624	
US 6563561	B1	20030513	US 95374531	A	19950113	200335
			US 98122781	A	19980727	
			US 2000501304	A	20000209	
KR 360355	B	20030115	WO 94JP1021	A	19940624	200339
			KR 94704634	A	19941219	
EP 1122587	B1	20040915	EP 94918570	A	19940629	200460
			EP 2001106423	A	19940629	
DE 69434011	E	20041021	DE 94634011	A	19940629	200469
			EP 2001106423	A	19940629	
CN 1054209	C	20000705	CN 94190204	A	19940624	200470
JP 3625283	B2	20050302	JP 9446916	A	19940317	200516
			JP 20029901	A	20020118	

DE 69434011	T2	20051006	DE 94634011	A	19940624	200566
			EP 2001106423	A	19940624	
US 6980273	B2	20051227	US 95374531	A	19950113	200603
			US 98122781	A	19980727	
			US 2000501304	A	20000209	
			US 2002235807	A	20020906	

Priority Applications (No Type Date): JP 9446916 A 19940317; JP 20029901 A 19940317

Cited Patents: JP 62194231; 1.Jnl.Ref; JP 4349430; JP 56091277; US 4345249

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
WO 9525291	A1	E	55	G02F-001/136	
Designated States (National): CA CN JP KR US					
Designated States (Regional): DE FR GB					
TW 266287	A			G09G-003/36	
EP 699939	A1	E	31	G02F-001/136	Based on patent WO 9525291
Designated States (Regional): DE FR GB					
JP 7523943	X			G02F-001/136	Based on patent WO 9525291
CN 1129035	A			G02F-001/136	
US 5786876	A			G02F-001/136	Based on patent WO 9525291
EP 699939	A4			G02F-001/136	
JP 10325961	A		13	G02F-001/136	
US 6040886	A			G02F-001/1333	Cont of application US 95374531 Cont of patent US 5786876
CA 2180105	C	E		G02F-001/136	Based on patent WO 9525291
EP 1122587	A1	E		G02F-001/1343	Div ex application EP 94918570 Div ex patent EP 699939
Designated States (Regional): DE FR GB					
EP 699939	B1	E		G02F-001/136	Related to application EP 2001106423 Related to patent EP 1122587 Based on patent WO 9525291
Designated States (Regional): DE FR GB					
DE 69428354	E			G02F-001/136	Based on patent EP 699939 Based on patent WO 9525291
JP 2002318389	A		13	G02F-001/1343	Div ex application JP 9446916
US 20030002001	A1			G02F-001/1343	Cont of application US 95374531 Cont of application US 98122781 Cont of application US 2000501304 Cont of patent US 5786876 Cont of patent US 6040886
KR 355023	B			G02F-001/133	Div ex application KR 94704634 Based on patent WO 9525291
US 6563561	B1			G02F-001/1343	Cont of application US 95374531 Cont of application US 98122781 Cont of patent US 5786876 Cont of patent US 6040886
KR 360355	B			G02F-001/133	Previous Publ. patent KR 96700457 Based on patent WO 9525291
EP 1122587	B1	E		G02F-001/1343	Div ex application EP 94918570 Div ex patent EP 699939
Designated States (Regional): DE FR GB					
DE 69434011	E			G02F-001/1343	Based on patent EP 1122587
CN 1054209	C			G02F-001/136	
JP 3625283	B2		16	G02F-001/1343	Div ex application JP 9446916 Previous Publ. patent JP 2002318389
DE 69434011	T2			G02F-001/1343	Based on patent EP 1122587
US 6980273	B2			G02F-001/1343	Cont of application US 95374531 Cont of application US 98122781 Cont of application US 2000501304 Cont of patent US 5786876 Cont of patent US 6040886 Cont of patent US 6563561

Abstract (Basic): WO 9525291 A

A liquid crystal composition is interposed between first and second

substrates, and a plurality of picture elements are constituted of scanning electrodes and signal electrodes arranged in a matrix. Switching transistors are provided in the picture elements, connected to picture element electrodes and can operate while the major-axis direction of the liquid crystal molecules is maintained almost parallel with the surfaces of the substrates by means of the picture element electrodes and a common electrode facing to the picture element electrodes. In addition, the signal electrodes, picture element electrodes, and shield electrodes which are positioned between each signal electrode are positioned between each signal electrode and to which a potential can be always applied from the outside are formed in the picture elements. This liquid crystal display device does not require any transparent electrode, has an excellent visual property and high contrast, and is free from cross-talk.

Dwg.0/20

Title Terms: ACTIVE; MATRIX; LIQUID; CRYSTAL; DISPLAY; DEVICE; COMPRISE; PICTURE; ELEMENT; CONSTITUTE; SCAN; ELECTRODE; SIGNAL; ELECTRODE; ARRANGE ; MATRIX

Derwent Class: L03; P81; P85; U14

International Patent Class (Main): G02F-001/133; G02F-001/1333; G02F-001/1343; G02F-001/136; G09G-003/36

International Patent Class (Additional): G02F-001/1335; G02F-001/1368; G09F-009/30; G09F-009/35; G09G-003/18; H01L-029/786

File Segment: CPI; EPI; EngPI

Manual Codes (CPI/A-N): L03-G05A

Manual Codes (EPI/S-X): U14-H01A; U14-K01A2B

?

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁶ G02F 1/133	(45) 공고일자 (11) 등록번호 (24) 등록일자	2003년01월15일 10-0360355 2002년10월28일
(21) 출원번호 (22) 출원일자 번역문제출일자 (86) 국제출원번호 (86) 국제출원일자 (81) 지정국	10-1994-0704634 1994년12월19일 1994년12월19일 PCT/JP1994/01021 1994년06월24일 국내특허 : 캐나다, 일본, 대한민국, 미국, 중국, EP, 유럽특허, 오스트리아, 벨기에, 스위스, 리히텐슈타인, 사이프러스, 독일, 덴마크, 스페인, 핀란드, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈, 스웨덴	(65) 공개번호 (43) 공개일자 (87) 국제공개번호 (87) 국제공개일자
(30) 우선권주장	94-46916 1994년03월17일 일본 (JP)	특1996-0700457 1996년01월20일 WO 1995/25291 1995년03월21일
(73) 특허권자	가부시카이샤 히다치 세이사꾸쇼 일본국 도쿄도 지요다구 간다-스루가다이 4-6 오마사유키	
(72) 발명자	일본국미바라기켄가쓰마시호리구찌612-1 가와찌겐시로 일본국미바라기켄 히다치시모리야마쵸3쵸메17-2 가다지마아사히 일본국미바라기켄 히다치시오마시이소베쵸989-3 사사카도오루 일본국미바라기켄 히다치시마유가와쵸6쵸메20-3 오오에마사히토 일본국미바라기켄 히다치시마유가와쵸6쵸메20-3 콘도기즈미 일본국미바라기켄가쓰마시아오바쵸19-21 즈우라마코토 일본국미바라기켄 히다치시미카노하라쵸1쵸메16-1 송재현, 한규환	
(74) 대리인		

심사관 : 교공록

(54) 액티브매트릭스형액정표시장치

요약

본 발명에 따른 액티브매트릭스형 액정표시장치는, 액티브매트릭스형 액정표시장치에 있어서, 제 1기판과 제 2기판 사이에 개재된 액정층과, 매트릭스로 배열된 복수의 전극과, 복수의 신호전극으로 구성된 복수의 픽셀부, 및 상기 픽셀부를 각각에 설치된 스위칭소자를 구비하며, 상기 스위칭소자는 픽셀전극에 연결되고, 상기 픽셀전극과 상기 픽셀전극에 대면된 공통전극은 상기 기판들의 표면에 거의 평행하게 액정층의 주축을 유지하면서 작동가능하도록 구성되며, 상기 픽셀부에 상기 신호전극과 상기 픽셀전극이 형성되고, 상기 신호전극과 상기 픽셀전극 사이에 차단전극이 형성되어 있다.

도면

도1

발명서

[발명의 배경]

< 발명의 분야 >

본 발명은 퍼스널컴퓨터에서 사용되는 표시장치와 같은 액티브매트릭스형 액정표시장치에 관한 것이다.

< 관련기술의 설명 >

종래의 액티브매트릭스형 액정표시장치는 액정층을 구동하는 전극들로서 상호 대향된 두개의 전극들과 액

정 사이의 인터페이스상에 형성된 투명전극을 사용하고 있다. 그 이유는, 종래의 액티브 매트릭스형 액정 표시장치가 트윈스트네마스틱 표시형을 채용하고 이 트윈스트네마스틱 표시형 내에서는 액정에 가해지는 전계를 인터페이스에 거의 수직인 방향으로 배치함으로써 액정이 구동되기 때문이다.

다른 한편, 일본국 특허출원 공개번호, 제56-91277(1981)호에 개시된 액티브 매트릭스형 액정 표시장치는, 액정에 가해지는 전계를 인터페이스에 거의 평행 방향으로 배치함으로써 액정이 구동된다.

상기한 종래 기술을 채용한 트윈스트네마스틱 표시형에 있어서는, 대표적으로 인듐주석산화물(indium tin oxide)(ITO)과 같은 투명전극을 형성하는 것이 요구되고 있다. 그러나, 이 투명전극은 그 표면상에 거의 수직, nm의 울퉁불퉁함을 갖고 있기 때문에, 박막트랜지스터(이하, TFT로 언급함)와 같은 미세한 액티브 소자를 조합하는 것이 어렵게 된다. 또, 투명전극의 출몰부는 분리되기 쉽고 전극과 같은 다른 부분내에 결합되기 쉽기 때문에, 생산성이 크게 감소되었다.

또한, 종래 기술은 화질면에서 많은 문제점들이 있다. 특히, 투시방향이 변화될 때 밝기변화가 크기 때문에 하프톤(halftone)표시를 얻기 어려웠다.

또, 스위칭트랜지스터소자들을 이용한 액티브 매트릭스형 액정 표시장치에 있어서는, 투과광 또는 반사광을 조절하도록 액정에 전압 또는 전계를 가하기 위한 픽셀전극에 추가하여 스위칭트랜지스터소자들을 구동시키기 위한 스캐닝전극과 신호전극을 설치할 필요가 있다. 스캐닝전극과 신호전극은 스캐닝전극과 픽셀전극 사이의 기생캐패시턴스(C_{gs})와 신호전극과 픽셀전극 사이의 기생캐패시턴스(C_{gs})를 통해 픽셀전극내의 전압을 변동시킨다. 특히, 신호전극내의 전압이 항상 이미지정보에 의해 변동되기 때문에, 픽셀전극내의 전압은 신호전극과 픽셀전극 사이의 기생캐패시턴스(C_{gs})를 통해 변동되어 콘트라스트를 감소시키고, 혼신으로 불리는 불량화상(bad image)을 생성시킨다.

기판들의 인터페이스들에 거의 평행 방향으로 전계가 액정에 가해지는 액티브 매트릭스형 액정 표시장치에 있어서는, 신호전극과 픽셀전극 사이의 기생캐패시턴스(C_{gs})가 트윈스트네마스틱 표시형의 경우에 비해 크게 되고, 혼신이 크며, 콘트라스트가 이미지패턴에 따라 감소되는 문제점들이 있다. 그 이유는, 기판들의 인터페이스들에 거의 평행 방향으로 액정에 전계를 가하는 액티브 매트릭스형에서의 공통전극이 트윈스트네마스틱형의 경우와는 달리 스위칭트랜지스터소자들을 구비한 기판에 대면하는 기판의 전체표면에 걸쳐 형성되지 않기 때문에, 신호전극으로부터 전기력선이 차단되지 않고 픽셀전극에서 종료된다. 이 때문에, 기판들의 인터페이스들에 거의 평행 방향으로 액정에 전계를 가하는 액티브 매트릭스형에 있어서, 액티브 매트릭스구동은 화질에 대해 단점을 갖고 있다.

< 발명의 요약 >

본 발명의 목적은 투명한 전극을 필요로 하지 않는 액티브 매트릭스형 액정 표시장치를 제공하는 것이다.

본 발명의 제 2목적은 투시각특성이 우수하고 멀티하프톤표시가 쉬운 액티브 매트릭스형 액정 표시장치를 제공하는 것이다.

본 발명의 제 3목적은 혼신이 없이 콘트라스트가 높고 화질이 좋은 액티브 매트릭스형 액정 표시장치를 제공하는 것이다.

상기 목적들을 달성하기 위해서, 본 발명에 따른 액티브 매트릭스형 액정 표시장치의 구조는 다음과 같이 된다.

(1) 액정성분은 제 1기판과 제 2기판 사이에 개재되어 있고, 복수의 픽셀부는 매트릭스로 배열된 복수의 스캐닝전극과 복수의 신호전극으로 구성되어 있으며, 스위칭소자는 픽셀부 각각에 설치되어 있다. 이 스위칭소자는 픽셀전극에 연결되어 있고, 픽셀전극과 이 픽셀전극에 대면하는 공통전극은 기판의 표면에 평행한 액정분자들의 추축을 유지하면서 작동가능하도록 구성되어 있다.

픽셀부에서는, 신호전극과 픽셀전극이 형성되어 있고, 차단전극은 신호전극과 픽셀전극 사이에 형성되어 있다.

(2) 본 발명의 다른 형태에 따르면, 차단전극은 픽셀전극과 공통전극 사이의 광투과부를 제외한 광투과부내에 형성된다.

(3) 본 발명의 다른 형태에 따르면, 피그먼트 또는 염료를 함유한, 낮은 광투과율을 갖거나 불투명한 광차단막이 픽셀전극과 공통전극 사이의 광투과부를 제외한 광투과부내에 형성된다.

(4) 본 발명의 또다른 형태에 따르면, 스위칭소자가 픽셀전극에 연결되어 있고, 픽셀전극내에 신호전극이 형성되어 있으며, 차단전극은 신호전극과 픽셀전극 사이에 형성되어 있다.

(5) 본 발명의 또다른 형태에 따르면, 차단전극의 일부는 신호전극과 중첩되도록 형성되어 있다.

(6) 본 발명의 또다른 형태에 따르면, 피그먼트 또는 염료를 함유한 낮은 광투과율을 갖거나 불투명한 광차단막은 픽셀전극과 차단전극 사이의 광투과부를 제외한 광투과부내에 형성되어 있다.

(7) 본 발명의 또다른 형태에 따르면, 차단전극은 제 1기판상에 형성되어 있다.

(8) 본 발명의 또다른 형태에 따르면, 차단전극은 신호전극이 형성되는 층과 동일한 층상에 형성되어 있다.

(9) 본 발명의 또다른 형태에 따르면, 차단전극은 스캐닝전극이 형성되는 층과 동일한 층상에 형성되어 있다.

(10) 본 발명의 또다른 형태에 따르면, 스위칭소자는 명확한 스터거구조(stagger structure)를 갖는 박막트랜지스터이다.

(11) 본 발명에 또다른 형태에 따르면, 차단전극은 스캐닝와이어로부터 신호와이어의 길이방향을 향해 틀

출되어 있다.

[도면의 간단한 설명]

제 1도는 본 발명에 따른 제 1 실시예의 픽셀부의 개략 구조도이다.

제 2도는 본 발명에 따른 제 1, 제 2, 제 3 및 제 7 실시예의 구동장치의 개략 구조도이다.

제 3도는 본 발명에 따른 액정표시장치의 투시각(view angle)의 의존관계를 나타내는 그래프이다.

제 4도는 종래의 액정표시장치의 투시각 의존관계를 나타내는 그래프이다.

제 5도는 본 발명에 따른 액정표시장치의 단일 전극의 전압변화로 인한 단일전압과 밝기특성 변화 사이의 관계 그래프이다.

제 6도는 종래 액정표시장치의 단일전극의 전압변화로 인한 단일전압과 밝기특성 변화 사이의 관계 그래프이다.

제 7도는 제 2 실시예의 픽셀부의 개략 구조도이다.

제 8도는 제 3 실시예의 픽셀부의 개략 구조도이다.

제 9도는 제 4 실시예의 픽셀부의 개략 구조도이다.

제 10도는 제 4 실시예 내지 제 6 실시예와 제 8 실시예 내지 제 9 실시예의 구동장치의 개략도이다.

제 11도는 제 5 실시예의 픽셀부의 개략 구조도이다.

제 12도는 제 6 실시예의 픽셀부의 개략 구조도이다.

제 13도는 제 7 실시예의 픽셀부의 개략 구조도이다.

제 14도는 제 8 실시예의 픽셀부의 개략 구조도이다.

제 15도는 제 9 실시예의 픽셀부의 개략 구조도이다.

제 16도는 제 10 실시예의 픽셀부의 개략 구조도이다.

제 17도는 제 16도의 A선 평면의 단면구조도이다.

제 18도는 제 16도의 B선 평면의 단면구조도이다.

제 19도는 제 16도의 C선 평면의 단면구조도이다.

제 20도는 본 발명에 따른 작동의 개요를 나타내는 그래프이다.

[바람직한 실시예들의 상세한 설명]

이하에서, 본 발명의 이해를 돕기 위해서, 실시 예들을 설명하기 전에 제 20도를 참조하여 본 발명의 동작을 설명한다.

제 20(a)도 및 제 20(b)도 각각은 본 발명에 따른 액셀내의 픽셀의 단일유닛을 나타내는 단면도이고, 제 20(c)도 및 제 20(d)도 각각은 픽셀의 단일유닛의 평면도이다. 제 20도에서는, 능동소자가 생략되어 있다. 또, 스캐닝전극과 신호전극은 매트릭스형으로 형성되어 본 발명의 복수의 픽셀들을 구성하지만, 여기서 픽셀의 단일 유닛의 일부가 나타내져 있다.

제 20(a)도는 전압공급라인은 셀의 측면도이고, 제 20(c)도는 이때의 평면도이다. 스트림형 픽셀전극(3), 스트림형 공통전극(5), 스트림형 신호전극(2) 및 스트림형 차단전극(14)은 한쌍의 투명한 기관들(19 및 20) 안쪽에 형성되어 있고, 그 위에는 배향으로 정렬된 막(orientational ordering films)(21 및 22)(배향정렬방향(29))이 형성되어 있으며, 이들 사이에 액정조성물질이 개재되어 있다.

전계가 픽셀전극과 공통전극에 가해지지 않을 때, 분자 액정분자(13)들은 스트림전극의 길이방향에 대해 일정각 θ ($45^\circ \leq \theta$) 인터페이스부근의 액정분자의 주축(광학축)방향과 전계방향 사이의 각 θ ($0^\circ \leq \theta$)를 갖도록 하는 방향으로 정렬되어 있다. 여기서, 상부 및 하부 인터페이스에서 액정분자의 배향순서방향이 상호 평행한 경우에 대해 설명한다.

전계(E)가 픽셀전극(3)과 공통전극(5)에 가해질 때, 액정분자는 제 20(b)도 및 제 20(d)도에 나타난 바와 같이 전계의 방향에 대해 그 배향을 변화시킨다. 전계의 방향에 대해 소정각을 형성하도록 편광판(27 및 28)의 편광투과축(30)을 위치시킴으로써, 투과광의 편광태양지는 가해진 전계에 대응하여 변화될 수 있다.

본 발명에 따르면, 상기한 바와 같이, 투명전극없는 콘트라스트를 갖는 표시가 실현될 수 있다. 콘트라스트를 생성시키기 위한 실제적 구조를 위해서는, 상부 및 하부기관들상의 액정분자들의 배향순서가 상호 거의 평행한 상태를 이용한 모드(이하에는 이 모드가 이중굴절 위상차로 인한 간섭광을 이용하기 때문에 이중굴절모드 또는 언급함)와, 상부 및 하부기관들의 액정분자들의 배향순서의 방향이 상호 교차된 상태와 셀 내부의 분자배열이 트위스트된 상태를 이용하는 모드(이하에는 이 모드가 액정성분들 내부에서 회전하는 편광표면의 광학적 회전을 이용하기 때문에 광학적 회전모드 또는 언급함)의 두개 모드가 있다.

이중굴절모드에서는, 전압을 가함에 따라 분자의 주축(광학적 축)의 방향이 기관들의 표면과 평행을 유지하는 평면상에서 변화되고, 소정 각으로 선택된 분자들의 주축과 편광판(27 및 28)의 축(흡입용 축 또는 투과용 축)사이의 각 변화로 인해 투과광의 편광태양지가 변화된다. 광학적 회전모드에서는, 전압을 가함에 따라 분자의 주축 배향도 변화되고, 이 모드는 나선부의 플러짐으로 인한 광학적 회전의 변화를 활용한다.

액정에 가해지는 전계가 기관들의 인터페이스에 거의 평행한 표시모드에서, 액정성분의 주축들은 기관들의 표면에 항상 거의 평행하고 표면에 수직하지 않는다. 이 때문에, 밝기의 변화는 투시각이 변화될 때 작다, 즉, 소위, 투시각 특성이 우수하다.

이 표시모드는 종래모드와 같이 전압을 인가함으로써 제로의 이중굴절위상차를 만들지 않고 암상태(dark state)를 얻지만, 액정분자의 주축과 편광판의 축(흡광용 축 또는 투과용 축) 사이의 각을 변화시켜서 암상태를 얻는다. 이 모드의 동작은 종래의 것에 비해 기본적으로 다르다. 액정분자의 주축이 기관들의 인터페이스에 수직하게 상승하는 종래의 TN형과 같은 경우에는, 제로의 이중굴절 위상차를 만드는 투시방향은 무축정면, 즉 기관의 인터페이스에 수직인 방향이다. 그리고, 이중굴절은 투시각이 포화될 때 약간 평평하게 나타난다. 이 때문에, 일반적인 개발형에서는, 광이 누출되어 콘트라스트가 감소되고 하프톤레벨이 반전된다.

이하에서, 본 발명에 따른 액정표시장치의 또다른 중요동작을 설명한다. 픽셀전극(3)이 신호전극(2)에 이접하여 구성될 때, 신호전극(2)으로부터의 전기력선은 픽셀전극(3)에서 종료되고, 다음의 식으로 표시된 신호전극(2)과 픽셀전극(3) 사이의 기생캐패시턴스(C_{ds})가 발생된다.

$$C_{ds} = (2\epsilon/\pi)\ln(1+W/d) \quad [1]$$

여기서, W 는 픽셀전극의 폭(좁은 측방향의 길이)이고, d 는 신호전극(2)과 픽셀전극(3) 사이의 거리이며, ϵ 는 전극간의 매개체의 유전율이고, π 는 원주율이며, 기생캐패시턴스(C_{ds})는 유닛길이당 캐패시턴스를 나타낸다.

여기서는, 전극들간의 매개체의 유전율이 일정값이고, 신호전극(2)의 폭이 픽셀전극(3)의 폭보다 넓거나 같다고 가정한다.

본 발명에 따른 액정표시장치에서는, 차단전극(14)이 신호전극(2)과 픽셀전극(3) 사이에 설치되어 있기 때문에, 대부분의 전기력선은 차단전극(14)에서 종료된다. 차단전극(14)에 전압을 유지하도록 차단전극에 전압이 외부적으로 가해질때, 신호전극(2)과 픽셀전극(3) 사이의 기생캐패시턴스(C_{ds})가 철저히 감소된다. 이에 의해, 픽셀전극(3)내의 전압은 신호전극내의 전압이 변화하는 경우에도 변화하지 않기 때문에, 혼신이 나타나지 않는다. 따라서, 표시모드는 불동매트릭스장치에 가해질 수 있고, 결과적으로 우수한 투시각 특성과 높은 콘트라스트 및 고화질을 갖는 액정표시장치를 얻을 수 있다.

또, 차단전극(14)은 광차단층(블랙매트릭스)으로도 역할할 수도 있기 때문에, 외부차단층과 투명전극을 형성할 필요가 없어 그 생산성을 향상시킨다.

또한, 차단전극은 공통전극으로도 역할할 수도 있기 때문에, 결과적으로 차단전극은 공통전극에 의해 정유될 영역을 활용하여 그 개방율을 향상시키고, 높은 밝기 또는 낮은 전력소모를 달성할 수 있게 만든다.

이하에서는, 실시예를 참조하여 본 발명을 설명한다. 아래 실시예들에서의 액정표시장치의 표시패널표면에 있어서, 수직방향은 신호전극들에 수직인(스캐닝전극들의 길이방향에 수직인) 방향이고, 수평방향은 신호전극들의 길이방향에 수직인(스캐닝전극들의 길이방향에 평행한) 방향이며, 매트릭스전극들의 열방향은 상기 수직방향에 평행하고, 행방향은 상기 수직방향에 평행한 방향이다. 또, 픽셀의 갯수는 $640 \times 3 \times 480$ 이고, 픽셀들간의 피치는 길이방향으로 $110\mu\text{m}$ 이고 행방향으로 $330\mu\text{m}$ 이라고 가정한다.

[실시예 1]

제 1(a)도는 본 발명에 따른 액정표시장치의 픽셀부의 개략도이고, 제 1(b)도는 제 1(a)도의 A-A'선의 개략단면도이다. 제 2도는 본 발명에 따른 실시예에서의 액정표시장치의 구동장치를 나타낸다. 여기서는, 표면면적판 1.1mm 두께의 유리기관이 기관(19 및 20)으로서 사용되고 있다.

크롬으로 만들어진 스캐닝전극(1, 17)은 기관상(8)에 수평방향으로 형성되어 있다. 크롬/알루미늄으로 만들어진 신호전극(2, 18)은 스캐닝전극들(1, 17)과 직각으로 교차하게 형성되어 있다. 또, 픽셀들은 비결정실리콘(15)과, 한쌍의 스캐닝전극(1)(게이트전극으로 역할함)과, 한쌍의 신호전극(2)(드레인전극으로 역할함) 및 픽셀전극(3)(소스전극 또는 드레인전극으로 역할함)을 이용한 박막트랜지스터(TFT)소자로 형성되어 있다. TFT소자내의 절연막(7)을 위해서는 실리콘질화막이 이용된다.

픽셀전극(3)은 신호전극(2)의 경우와 동일한 층에서 동일한 과정과 동일한 재료로 형성되어, 그 길이방향에 수직방향으로 된다. n형 비결정실리콘(16)은 비결정실리콘(15)과 신호전극(2) 사이와 비결정실리콘(15)과 픽셀전극(3) 사이에 형성되어 용접층을 만든다.

공통전극(5)은 픽셀전극(3)과 신호전극(2)의 경우와 동일한 층에서 동일한 과정 및 동일한 재료로 형성되고, 수직방향을 향하도록 되어 다른 열에서의 공통전극과 마찬가지로 공통라인에 연결되어 있다.

액정층내의 액정분자들의 배향은 픽셀전극(3)과 공통전극(5) 사이에 수평방향으로 가해진 전계(E)에 의해 주로 제어된다. 광은 픽셀전극(3)과 공통전극(5) 사이를 통과하여 액정층(9)에 유입되어 조절된다. 이 때문에, 픽셀전극(3)은 투명성(예를 들어, ITO와 같은 투명전극)을 갖도록 제한될 필요가 없다.

TFT소자상에는 TFT소자를 돌출시키기 위한 절화실리콘 몰출막(8)이 형성되어 있다. TFT소자군을 갖는 기관(19)(이하에는 TFT기관으로 언급함)에 대향된 기관(20)상에는 차단전극(14)이 형성되어 있다. 이때에, 차단전극(14)은 신호전극(2)과 픽셀전극(3) 사이에 스트랩형으로 위치되게 형성되어 있고, 다른 열에서의 차단전극들과 마찬가지로 공통라인에 연결되도록 수직방향을 향해진다.

또, 대향 기관(20)상에는, 세계의 칼라(R, G, B)로 구성된 스트랩형의 칼라필터(12)가 수직방향으로 형성되어 있다. 칼라필터(12)상에는, 투명수지로 만들어진 편광막(10)이 겹쳐져서 표면을 평평하게 만든다. 편광막(10)의 재료는 애폭시수지가 이용된다. 또한, 폴리이미드계 수지로 만들어진 배향제어막(21, 22)은 편광막(13)과 몰출막(11) 상부 전체에 걸쳐 형성되어 있다.

기관들(8과 9) 사이에는 네마틱액정성분(16)이 개재되어 있다. 네마틱액정성분은 유전적 이방성 $\Delta\epsilon$ 이 +7.30이고 이중굴절이 0.073(589nm, 20°C)이다. 양의 값의 유전적 이방성 $\Delta\epsilon$ 을 갖는 액정이 사용되지만, 음의 값의 유전적 이방성 $\Delta\epsilon$ 을 갖는 액정도 사용될 수 있다.

배향제막들(21, 22)은 연마공정에서 처리되어 1.0°의 사전경사각(pre-tilting angle)을 만든다.

상부 및 하부기관들상의 연마방향은 상호 평행하고, 연마방향과 가해진 전계(E)사이의 각은 85°이다. 상부 및 하부기관들 사이의 간극(d)은 기관들 사이에 구형 폴리머비드를 개재 및 제거함으로써 액정을 함유한 상태하에서 4.5 μ m이다. 이에 의해, $\Delta n \cdot d$ 의 값은 0.329 μ m가 된다.

상기 패널은 두개의 편광판(가부시게가이샤, 니도 덴코우 제품, 타입 H12200U)(편광판들은 도면에 나타내지 않음)에 의해 샌드위치되어 있다. 한개의 편광판에서의 편광투과축은 연마방향에 거의 평행한 방향(85°)으로 설치되어 있고, 다른 편광판에서의 편광축은 상기 축과 거의 직각(-5°)으로 교차하도록 설치되어 있다. 이에 의해, 일반적으로 폐쇄된 특성을 갖는 액정표시장치가 얻어진다.

다음에, 수직 스캐닝 회로(23)와 이미지 신호 구동 회로(24)는, 제 2도에 나타낸 바와 같이 액정 표시 패널(26)에서 TFT기관(19)에 연결되어 있고, 액정 표시 장치는 전원 및 제어 회로(25)로부터 스캐닝 신호전압, 이미지 신호전압, 타이밍 신호, 공통전극전압 및 차단전극전압을 가함으로써 능동 매트릭스형 구동에 의해 구동된다.

이 실시예에서, 차단전극전압과 공통전극전압은 상호 독립적이고, 차단전극전압은 실버 페이스트(silver paste)를 이용하여 대향전극상에서 TFT기관(19)으로부터 차단전극에 전기적으로 연결됨으로써 공급된다.

이 실시예에서는 비결정실리콘 TFT소자들이 사용되지만, 폴리실리콘 TFT가 사용될 수도 있다. 반사형 표시 장치의 경우에는, 실리콘 웨이퍼상에 형성한 MOS트랜지스터들이 사용될 수 있다. 배선용 재료도 제한되지 않는다.

또, 이 실시예에서는 배향제막이 설치되어 있지만, 편광막(10)은 편광막의 표면을 직접 연마함으로써 배향제막으로 역할할 수 있다. 이와 유사하게, TFT소자의 돌출막(8)용으로 에폭시수지가 사용될 수 있고 이 에폭시수지는 연마처리에 의해 형성될 수 있다.

다음에, 제 3도는 이 실시예에서의 밝기와 액정에 가해진 전압사이의 관계를 나타낸다. 콘트라스트율은 70구등에서 1500이상이 된다. 투시각이 측방향 및 수직방향으로 변화하는 때에, 콘트라스트율 곡선의 차이는 종래방법에 비해 매우 작고, 표시특성은 투시각이 변화하는 때에 변화하지 않는다. 이에 추가하여, 액정의 배향이 우수하고, 배향고장(orientational failure)으로 인한 도메인(domain)이 나타나지 않는다.

제 4도는 실시예에서의 신호전극전압(V_{sc})의 파형 차이에 따른 신호전압(V_{sc})에 대한 밝기곡선의 변화를 나타낸다. 제 4(a)도는 전압파형을 나타내고, 제 4(b)도는 밝기에 대한 신호전압(V_{sc})의 곡선변화를 나타낸다.

스캐닝전극전압(V_{sc})이 턴온되고 신호전압(V_{sc})이 기록된 후에, 신호전극전압(V_{sc})이 변화된다. 그러나, 밝기에 대한 신호전압(V_{sc})의 곡선에서의 중대한 변화는 일어나지 않는다.

상기한 바와 같이, 이 실시예에서는 투과광의 강도는 투명전극을 이용하는 일없이 조절될 수 있고, 투시각특성이 연속적으로 향상될 수 있다. 수직방향으로의 혼신, 즉 전계가 기관의 인터페이스에 평행하게 가해지는 방법에서의 결점을 억제할 수 있고, 생산고가 높으며, 생산성이 높으며, 투시각이 폭넓고, 콘트라스트가 높으며, 화질이 뛰어난 액정표시장치를 얻을 수 있다.

[제 1비교예]

투명전극을 갖는 종래의 트위스트네마틱(TN)형 액정 표시 장치는 제 1실시예에서의 장치와 비교하도록 제 조되어 있다. 간극(d)이 7.3 μ m이고 트위스트각이 90°이기 때문에, $\Delta n \cdot d$ 값은 0.526 μ m가 된다.

제 5도는 전자-사진특성을 나타낸다. 이 곡선은 투시방향에 따라 연속적으로 변화하고 액정의 배향고장으로 인한 도메인은 TFT인접부의 돌출부 부근에 나타난다.

[제 2비교예]

제 6도는 제 1도에서의 차단전극이 형성되지 않은 경우의 신호전극전압의 변화에 대응하는 밝기특성에 대한 신호전압의 변화를 나타낸다. 신호전극전압(V_{sc})의 파형에서의 차이에 따른 밝기에 대한 신호전압(V_{sc})의 곡선에서 실제차이가 초래되는 것이 분명하다.

또, 화질의 관점으로부터, 수직방향으로의 혼신이 나타나고 도메인의 곡선 V_{sc} 에 나타난 바와 같이 콘트라스트의 실제감소가 초래된다.

[제 2실시예]

여기서의 실시예구조는 다음의 항목을 제외하고 제 1실시예와 동일하다.

제 7(a)도는 이 실시예의 액정표시패널에서의 픽셀의 개략평면도이고, 제 7(b)도는 제 7(a)도의 B-B'의 개략단면도이다. 이 실시예의 구조적 특징은, 차단전극(14a)이 픽셀전극(3)과 신호전극(2) 사이와 공통전극(5)과 신호전극(18) 사이의 광투과부의 전체부분을 덮도록 형성되어 있다는 점이다. 이에 의해, 광누출은 광차단층없이 초래되지 않고, 높은 콘트라스트가 얻어질 수 있다.

또, 비결정실리콘(15)의 표면이 광차단층에 의해 덮혀졌기 때문에, 광으로 인한 비결정실리콘내의 누출흐름이 초래되지 않고 우수한 표시특성을 얻는 것이 실현된다.

차단전극(14a)의 신호전극들(2 및 18)상에는 가능한 신호전극과 차단전극 사이의 캐패시턴스를 증가시키기 않는 슬릿형 개구부가 설치되어 있고, 신호전극(2 및 18)과의 중첩은 정밀도를 조절하기 위한 마진

(margin)의 증첩만으로 되도록 최소화된다.

상기한 바와 같이, 이 실시예에서는 제 1 실시예와 동일한 효과가 얻어질 수 있다. 또, 콘트라스트가 높고 화질이 뛰어난 액티브 매트릭스형 액정표시장치를 얻을 수 있다.

[제 3 실시예]

여기서의 실시예구조는 다음의 항목들을 제외하고 제 1 실시예와 동일하다.

제 8(a)도는 이 실시예의 액정표시패널에서의 픽셀의 개략평면도이고, 제 8(b)도는 제 8(a)도의 C-C' 선의 개략단면도이다. 이 실시예의 구조적 특징은, 블랙피고먼트(블랙매트릭스)를 함유한 절연체로 만들어진 매트릭스형 광차단막(11)이, 칼라필터(12a)가 형성되는 층과 동일 층의 대항기관(20)상에 형성된다는 점이다. 절연체로 만들어진 광차단막(11)은 픽셀전극(3)과 공통전극(4) 사이에 가해진 전계에 영향을 주지 않고, 픽셀전극(3)과 스캐닝전극(1, 17) 사이와 공통전극(5)과 스캐닝전극(1, 17) 사이의 전계로 인한 배향고장범위(도메인)가 차단될 수 있다. 따라서, 콘트라스트가 향상될 수 있다.

또, 비결정실리콘(15)상의 표면이 제 2 실시예와 유사한 광차단층으로도 덮혀 있기 때문에, 광으로 인한 비결정실리콘내의 누출흐름이 증가하지 않고 우수한 표시특성의 픽셀이 실현된다. 이 실시예에서는 블랙피고먼트가 사용되지만, 염료도 사용할 수 있다. 이에 추가하여, 칼라는 블랙으로 제한되지 않고, 가시광의 투과율이 충분히 낮으면 어떠한 칼라도 사용될 수 있다.

이 실시예에서는 신호전극들(2, 18)상에 전극이 존재하지 않기 때문에, 신호전극과 차단전극 사이의 캐패시턴스가 제 2 실시예와 비교하여 감소되고, 이미지신호 구동회로(24)의 부하가 감소되며, 구동LSI의 칩 크기가 작게 만들어지고 소모전력이 신호전극의 부하감소에 따라 감소되는 것이 실현된다.

상기한 바와 같이, 이 실시예에서는 제 1 실시예 및 제 2 실시예와 동일한 효과가 얻어질 수 있고, 또 콘트라스트가 높고 소모전력이 낮은 액티브 매트릭스형 액정표시장치를 얻을 수 있다.

[제 4 실시예]

여기서의 실시예구조는 다음의 항목들을 제외하고 제 1 실시예와 동일하다.

제 9(a)도는 이 실시예의 액정표시패널에서의 픽셀의 개략평면도이고, 제 9(b)도는 제 9(a)도의 D-D' 선의 개략단면도이다. 이 실시예에서는, 단일 픽셀구조에 있어서, 단일전극들(2a 및 18a)에 인접한 대항기관(20)상에 두개의 차단전극(5a 및 5b)이 형성되고, 픽셀전극(3a)은 차단전극(14a)과 차단전극(40a) 사이에 위치된다.

이에 의해, 신호전극들(2a 및 18a)로부터의 전계(E)는 차단전극들(14a 및 14b)에서 종료되고, 신호전극과 픽셀전극 사이의 기생용량은 연속적으로 감소된다. 픽셀전극(3a)이 신호전극(2a, 18a)로부터 가장 먼 위치에(신호전극(3a)과 신호전극(18a)사이의 중간위치에) 위치되기 때문에, 신호전극(2a, 18a)과 픽셀전극(3a) 사이의 캐패시턴스는 더욱 감소될 수 있다. 이 실시예의 특징은, 공통전극을 구성하지 않고 차단전극(14a, 14b)과 픽셀전극(3a) 사이의 전계에 의해, 투과광의 양을 제어하도록 극방향을 기판표면에 거의 평행하게 유지함으로써 액정분자들의 주축이 작동된다는 점이다.

제 10도는 액정표시장치의 실시예에서의 구동장치의 구조를 나타낸다. 이 실시예에서, 차단전극들(14a, 14b)은 공통전극으로도 역할하기 때문에, 공통전극이 필요하지 않다. 픽셀전극(3a)이 신호전극(2a)과 신호전극(18a) 사이의 중간위치에 위치되고 픽셀부들이 두개의 부분들로 나누어져 있지만, 특수 픽셀을 추가로 설치하고 픽셀들을 4개미상의 부분들로 나눌 수도 있다. 이 실시예와 같이 차단전극이 공통전극으로 역할하는 종류에서는, 픽셀의 분할개수는 $2n$ 이 된다(n 은 정수임).

또, 이 실시예에서는 픽셀평면상에서 공통전극에 의해 점유될 영역이 차단전극용으로 활용될 수 있고, 차단전극과 픽셀전극사이의 개구를 활용하여 개구를 활용하여 개구율(opening ratio)을 향상시키며, 백라이트에 의해 소모된 전력을 감소시킴으로써 전력소모가 낮고 밝기가 뛰어난 액정표시장치를 얻을 수 있다.

상기한 바와 같이, 이 실시예에서는 차단전극을 공통전극으로 역할하도록 함으로써 제 1 실시예와 동일한 효과가 얻어질 수 있고, 콘트라스트가 높고 소모전력이 낮은 액티브 매트릭스형 액정표시장치를 얻을 수 있다.

[제 5 실시예]

여기에서의 실시예구조는 다음의 항목들을 제외하고는 제 4 실시예와 동일하다.

제 11(a)도는 이 실시예의 액정표시패널에서의 픽셀의 개략평면도이고, 제 11(b)도는 제 11(a)도의 F-F' 선의 개략단면도이다. 이 실시예의 구조적 특징은, 차단전극(14a)과 신호전극(2a), 및 차단전극(14b)과 신호전극(18a)이 수평방향으로 중첩된다는 점이다. 이에 의해, 광차단층을 구비하지 않고도 광누출이 추가로 초래되지 않고, 높은 콘트라스트가 얻어질 수 있다. 또, 픽셀전극(3a)과 차단전극(14a, 14b) 사이의 거리가 크게 되고, 픽셀전극(3a)과 차단전극들(14a, 14b) 사이의 광투과부(개구율)의 영역이 감소되어 투과율을 향상시킨다.

상기한 바와 같이, 이 실시예에서는 제 4 실시예와 동일한 효과가 얻어질 수 있고, 또 콘트라스트가 높고 소모전력이 낮은 액티브 매트릭스형 액정표시장치를 얻을 수 있다.

[제 6 실시예]

여기서의 실시예구조는 다음의 항목들을 제외하고는 제 4 실시예와 동일하다.

제 12(a)도는 이 실시예의 액정표시패널에서의 픽셀의 개략평면도이고, 제 12(b)도는 제 12(a)도의 G-G' 선의 개략단면도이다. 이 실시예의 구조적 특징은, 대항기관(20)상에서 칼라필터(12a)가 형성되는 층과 동일한 층에 블랙피고먼트(블랙매트릭스)를 함유한 절연체로 만들어진 매트릭스형 광차단막(11)이 형성된다는 점이다. 절연체로 만들어진 광차단막(11)은 픽셀전극(3)과 공통전극(4) 사이에 가해진 전계에 영향을

을 주지 않고, 픽셀전극(3)과 스캐닝전극들(1, 17) 사이와 공통전극(5)과 스캐닝전극들(1, 17) 사이의 전계로 인해 배향고장범위(도메인)가 차단될 수 있다. 따라서, 콘트라스트가 향상될 수 있다.

또, 비결정실리콘(15)상의 표면이 광차단막에 의해서도 덮혀졌기 때문에, 광으로 인한 비결정실리콘내의 누출흐름이 증가되지 않고 우수한 표시특성의 획득이 실현된다. 기판들(19, 20)의 위치를 조정하기 위한 전치(前置)시에, 수평방향으로는 문제가 없다. 광차단막(11)이 차단전극들(14a와 14b) 사이에 설치되는 경우에도, 개구율은 감소되지 않는다.

이 실시예에서는 블랙모노크로마트가 사용되고 있지만, 다미가 사용될 수도 있다. 이에 추가하여, 칼라는 블랙으로 제한되지 않고, 가시광의 투과율이 충분히 낮으면 어떠한 칼라도 사용될 수 있다.

상기한 바와 같이, 이 실시예에서는 제 4실시예와 동일한 효과가 얻어질 수 있고, 또 콘트라스트가 높고 소모전력이 낮은 액티브 매트릭스형 액정표시장치를 얻을 수 있다.

[제 7실시예]

여기서의 실시예구조는 다음의 항목들을 제외하고는 제 1실시예와 동일하다.

제 13(a)도는 이 실시예의 액정표시패널에서의 픽셀의 개략평면도이고, 제 13(b)도는 제 13(a)도의 H-H'선의 개략단면도이다. 이 실시예의 구조적 특징은, 차단전극(14)이 TFT기판(19)에서의 몰출막(8)상에 형성된다는 점이다. 대항기판(20)상에는 도전재가 존재하지 않는다. 이 때문에, 제조공정중에 어떠한 도전적 외부기판이 유입되는 경우에도, 대항기판(20)을 통해 전극들 사이의 접촉을 초래할 가능성이 없고 이에 의해 고장율이 제로로 억제된다. 결과적으로, 배향막을 형성하고, 연마하고, 액정을 충전하는 등의 공정들에서 청결도에 대한 마진은 확대될 수 있고, 제조공정제어가 단순화될 수 있다.

전압을 차단전극(14)에 가하기 위해 TFT기판(19)에 대항기판(19)을 전기적으로 접속시키는 것은 불필요하다.

상기한 바와 같이, 이 실시예에서는 제 1실시예와 동일한 효과가 얻어질 수 있고, 또 제조율을 향상시킬 수 있다.

이 실시예는 제 1실시예를 근거하여 설명되었지만, 제 2실시예, 제 3실시예, 제 4실시예 및 제 5실시예에서 이 실시예와 유사한 TFT기판(8)상에 차단전극을 형성시킬 수 있다.

[제 8실시예]

여기서의 실시예구조는 다음의 항목들을 제외하고는 제 4실시예와 동일하다.

제 14(a)도는 이 실시예의 액정표시패널에서의 픽셀의 개략평면도이고, 제 14(b)도는 제 14(a)도의 J-J'선의 개략단면도이다. 이 실시예의 구조적 특징은, 신호전극들(2a, 18a)이 형성되는 것과 동일한 재료로 동일한 층에 동일한 공정에 의해 차단전극들(14a, 14b)이 형성된다는 점이다. 공통전극(5b)과 차단전극(14b)사이의 전기적 연결은, 게이트절연막(7)상에 관통홀(42)을 만든 후에 스캐닝전극들(1, 17)이 형성되는 것과 동일한 재료로 동일한 층에 동일한 공정에 의해 형성되는 와이어(41)를 이용함으로써 수행된다.

이에 의해, 차단전극을 만들기 위한 또하나의 공정을 추가할 필요가 없다. 또, 제 7실시예와 유사한 대항기판(20)상에 전기적 도전재가 없기 때문에, 대항기판(20)을 통해 전극들간의 접촉을 초래할 가능성이 없고 이에 의해 고장율이 제로로 억제된다. 그 결과, 배향막을 형성하고, 연마하고, 액정을 충전하는 등의 공정들에서의 청결도의 마진은 확대될 수 있고, 제조공정제어는 단순화될 수 있다.

전계의 강도는 픽셀전극(3)과 차단전극(14a)사이의 거리에 따라 변화한다. 픽셀전극과 차단전극 사이의 거리의 편차가 밝기의 편차를 초래한다는데 문제점이 일어난다. 이 때문에, 픽셀전극들과 공통전극들을 배열하는데 고도의 정밀도가 요구된다. 전극들을 각각 구비한 두개의 기판들이 함께 결합되는 방법에서의 배열의 정밀도는 포토마스크를 배열의 정밀도보다 2배 내지 3배 열등하다. 픽셀전극(3)들이 형성되는 것과 동일한 재료로 동일한 층에 동일한 공정에 의해 차단전극들(14a, 14b)이 형성되기 때문에, 상기 배열의 정밀도는 문제가 없다.

상기한 바와 같이, 이 실시예에서는 제 4실시예와 동일한 효과가 얻을 수 있고, 또 생산고가 낮고 제조율이 높은 액티브 매트릭스형 액정표시장치를 얻을 수 있다.

이 실시예는 제 4실시예를 근거하여 설명되었지만, 제 1실시예, 제 3실시예 및 제 6실시예에서 신호전극이 형성되는 것과 동일한 재료로 동일한 층에 동일한 공정에 의해 차단전극들을 형성할 수 있고, 이 실시예에서와 동일한 효과가 얻어질 수 있다.

[제 9실시예]

여기서의 실시예구조는 다음의 항목들을 제외하고는 제 4실시예와 동일하다.

제 15(a)도는 이 실시예의 액정표시패널에서의 픽셀의 개략평면도이고, 제 15(b)도는 제 15(a)도에서의 J-J'선의 개략단면도이다. 이 실시예의 구조적 특성은, 스캐닝전극이 형성되는 것과 동일한 재료로 동일한 층에 동일한 공정에 의해 차단전극(14)이 형성되고, 이 전극은 수평방향으로 연장되어 다른열의 공통전극들이 연결되는 공통라인에 연결된다. 액정분자는, 길이방향이 수직방향인 픽셀전극(3)과 차단전극(14)으로부터 수직방향을 향해 돌출한 돌출부 사이의 전계(E)에 의해 제어된다. 이에 의해, 차단전극(14)을 만들 또하나의 공정을 추가할 필요가 없다.

또, 제 2실시예와 유사한 대항기판(20)상에 전기적 도전재가 존재하지 않기 때문에, 대항기판(20)을 통해 전극들 사이의 접촉을 초래할 가능성이 없고 이에 의해 고장율이 억제된다. 그 결과, 배향막을 형성하고 연마하여 액정을 충전하는 등의 공정들에서 청결도의 마진이 확대될 수 있고, 제조공정제어가 단순화될 수 있다.

또, 제 8실시예와 같이 관통홀을 설치할 필요가 없고, 그 결과 공통전극들간의 연결고장이 제거된다. 이 실시예에서는 픽셀전극과 차단전극이 동일한 기판상에 형성되기 때문에, 픽셀전극과 차단전극 사이의 배열의 정렬도가 높다.

차단전극(14)으로부터 수직방향으로 돌출한 돌출부는 신호전극들(2a, 18a)상에서 수평방향으로 증착될 수 있다. 이에 의해, 제 5실시예와 유사하게, 광차단층없이 광누출이 추가로 초래되지 않고, 높은 콘트라스트가 얻어질 수 있다. 또, 픽셀전극(3)과 공통전극(5)의 돌출부 사이의 광투과부의 영역(개방홀)이 증가하여 투과율을 향상시킨다. 이 실시예에서의 차단전극의 연결은 제 15도에 나타난 바와 같은 방식으로만 이루어졌지만, 연결부는 이것에 제한되는 것은 아니다.

상기한 바와 같이, 이 실시예에서는 제 4실시예와 동일한 효과가 얻어질 수 있고, 또 생산고가 높고 제조효율이 높은 액티브 매트릭스형 액정표시장치를 얻을 수 있다.

이 실시예는 제 4실시예를 근거하여 설명되었지만, 제 1실시예, 제 2실시예, 제 5실시예 및 제 6실시예에서 스캐닝전극이 형성되는 것과 동일한 재료로 동일한 층에 동일한 공정에 의해 차단전극을 형성할 수 있고, 이 실시예에서와 동일한 효과가 얻어질 수 있다.

[제 10실시예]

여기서의 실시예구조는 다음의 항목들을 제외하고는 제 1실시예와 동일하다.

제 16도는 픽셀구조를 나타낸다. 스캐닝와이어(1)(게이트전극과 공통)와 신호와이어(2)(드레인전극과 공통)은 상호 직각으로 교차하고, 픽셀전극(3)(소오스전극과 공통)과 공통전극(4)은 상호 평행하며, 전계는 픽셀전극(3)과 공통전극(4) 사이에 가해지고, 전계방향은 기판의 인터페이스에 평행하다. 제 17도는 제 16도의 A선의 단면도이다. 박막트랜지스터는 최하부층에 드레인전극(2)과 소오스전극(3), 비결정실리콘(4), 절화실리콘(7), 게이트전극의 순서를 겹친 명확한 스택구조를 구비한다.

제 18도는 제 16도의 B선의 단면도이다. 여기서, 신호와이어(2)는 현재상태의 스캐닝 와이어(1a)로부터 신호와이어의 길이방향을 향해 돌출한 돌출부로 덮여져서 신호와이어(2)와 픽셀전극(3)사이에서 가해진 전계를 차단시킨다. 스캐닝와이어내의 전위는 스캐닝지속동안을 제외하고는 일정하기 때문에, 픽셀전극에서의 전위는 변동되지 않는다. 이에 의해, 이미지 신호에 의해 변화된 신호와이어내의 전위변화로 인한 픽셀전극(3)내의 전위의 변화가 제거되고, 안정된 표시가 얻어질 수 있다. 제 19도는 제 16도의 C선의 단면도이다. 픽셀전극(3)내의 전위를 안정화시키기 위해서는, 축적캐패시터는 픽셀전극(3)과, 현재상태의 스캐닝와이어(1?) 및 게이트절연막(7)으로 구성되어 있다.

[효과]

본 발명에 따르면, 픽셀전극이 투명할 필요가 없고 일반적으로 사용되는 금속전극이 사용될 수 있기 때문에, 생산성이 높고 대량생산에 적합한 액티브 매트릭스형 액정표시장치를 얻을 수 있다.

또, 투시각특성이 우수하고 멀티하프톤표시가 쉬운 액티브 매트릭스형 액정표시장치를 얻을 수 있다.

특히, 차단전극을 형성함으로써, 신호전극과 픽셀전극 사이의 기생캐패시턴스가 감소될 수 있고 혼신율이 콘트라스트가 높고 화질이 뛰어난 액티브 매트릭스형 액정표시장치를 얻을 수 있다. 상기한 두개의 효과들의 양립성도 달성될 수 있다. 또한, 차단전극이 공통전극으로도 역할하기 때문에, 많은 제조공정이 감소될 수 있다.

(5) 청구의 범위

청구항 1

제 1기판과 제 2기판 사이에 개재된 액정조성물과, 상기 제 1기판과 제 2기판중 하나상에 매트릭스로 배열된 복수의 스캐닝전극과 복수의 신호전극으로 구성된 복수의 픽셀부, 및 상기 픽셀부를 각각에 설치된 스위칭소자를 구비한 액티브 매트릭스형 액정표시장치에 있어서,

상기 스위칭소자는 픽셀전극에 연결되고, 상기 픽셀전극과 공통전극은 액정분자의 주축을 상기 제 1기판과 제 2기판중 하나의 표면에 평행하게 유지하는데 사용가능하도록 상기 제 1기판과 제 2기판중 하나상에 구성되며,

상기 픽셀부내에서, 상기 신호전극과 상기 픽셀전극이 형성되며, 차단전극이 상기 신호전극과 상기 픽셀전극 사이 및 상기 신호전극과 상기 제 1기판과 제 2기판중 다른 것 사이에 형성되고,

상기 차단전극은 인접한 픽셀의 하나의 스캐닝전극에 접속되는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 2

제 1기판과 제 2기판 사이에 개재된 액정조성물과, 상기 제 1기판과 제 2기판중 하나상에 매트릭스로 배열된 복수의 스캐닝전극과 복수의 신호전극으로 구성된 복수의 픽셀부, 및 상기 픽셀부를 각각에 설치된 스위칭소자를 구비한 액티브 매트릭스형 액정표시장치에 있어서,

상기 스위칭소자는 픽셀전극에 연결되고, 상기 픽셀전극과 공통전극은 액정분자의 주축을 상기 제 1기판과 제 2기판중 하나의 표면에 평행하게 유지하는데 사용가능하도록 상기 제 1기판과 제 2기판중 하나상에 구성되며,

상기 픽셀부내에서, 상기 신호전극과 상기 픽셀전극이 형성되며, 차단전극이 상기 신호전극과 상기 픽셀전극 사이 및 상기 신호전극과 상기 제 1기판과 제 2기판중 다른 것 사이에 형성되고,

상기 차단전극은 상기 공통전극을 포함하는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 3

제 1기판과 제 2기판 사이에 개재된 액정성분과, 매트릭스로 배열된 복수의 스캐닝전극과 복수의 신호전극으로 구성된 복수의 픽셀부, 및 상기 픽셀부를 각각에 설치된 스위칭소자를 구비하는 액티브매트릭스형 액정표시장치에 있어서,

상기 픽셀부에서 상기 스위칭소자는 상기 픽셀전극에 접속되고, 외부로부터의 전압이 항상 인가된 차단전극은 상기 신호전극 상에, 및 상기 신호전극과 상기 픽셀전극사이에 형성되고,

상기 신호전극과 상기 픽셀전극은 서로 마주보는 관계로 형성되고, 상기 양전극은 액정분자의 주축을 상기 기판의 표면에 거의 평행하게 유지하는데 사용가능하도록 구성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 4

제 3항에 있어서,

상기 차단전극의 일부가 상기 신호전극과 중첩하도록 형성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 5

제 4항에 있어서,

피고인트 또는 염료를 포함하는, 낮은 광투과율을 갖거나 검은 광차단막이 상기 픽셀전극과 공통전극 사이의 광투과부를 제외한 광투과부내에 형성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 6

제 5항에 있어서,

상기 차단전극은 제 1기판상에 형성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 7

제 5항 또는 제 6항에 있어서,

상기 차단전극은 상기 신호전극이 형성되는 것과 동일한 층상에 형성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 8

제 5항 또는 제 6항에 있어서,

상기 차단전극은 상기 스캐닝전극이 형성되는 것과 동일한 층상에 형성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 9

제 5항 또는 제 6항에 있어서,

상기 차단전극은 스캐닝와이어로부터 신호와이어의 길이방향쪽으로 돌출하는 돌출부로 구성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 10

제 3항에 있어서,

피고인트 또는 염료를 포함하는, 낮은 광투과율을 갖거나 검은 광차단막이 상기 픽셀전극과 공통전극 사이의 광투과부를 제외한 광투과부내에 형성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 11

제 1항 내지 제 10항중 어느 한 항에 있어서,

상기 차단전극은 제 1기판상에 형성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 12

제 11항에 있어서,

상기 차단전극은 상기 신호전극이 형성되는 것과 동일한 층상에 형성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 13

제 11항에 있어서,

상기 차단전극은 상기 스캐닝전극이 형성되는 것과 동일한 층상에 형성되는 것을 특징으로 하는 액티브매트릭스형 액정표시장치.

청구항 14

제 11항에 있어서,

상기 차단전극은 스캐닝오미어로부터 신호오미어의 길이방향쪽으로 돌출하는 돌출부로 구성되는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 15

제 1항 내지 3항 및 제 10항중 어느 한 항에 있어서,

상기 차단전극은 상기 신호전극이 형성되는 것과 동일한 층상에 형성되는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 16

제 1항 내지 제 10항중 어느 한 항에 있어서,

상기 차단전극은 상기 스캐닝전극이 형성되는 것과 동일한 층상에 형성되는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 17

제 1항 내지 제 10항중 어느 한 항에 있어서,

상기 차단전극은 스캐닝오미어로부터 신호오미어의 길이방향쪽으로 돌출하는 돌출부로 구성되는 것을 특징으로 하는 액티브 매트릭스형 액정표시장치.

청구항 18

복수의 스위칭소자를 갖는 액정표시장치에 있어서,

복수의 기관;

상기 복수의 기관사이에 개재된 액정층;

상기 한쌍의 기관중 하나의 기관상에 형성되며 상기 한쌍의 기관중 상기 하나와 주로 평행한 성분을 갖는 전계를 발생시키는 전극 구조체; 및

상기 한쌍의 기관중 다른 기관상에, 및 적어도 신호전극과 픽셀전극사이에 형성되며 상기 신호전극과 상기 픽셀전극사이의 기생용량을 감소시키는 차단전극 구조체를 포함하고,

상기 차단전극 구조체는 그것에 인가된 전압을 갖는 것을 특징으로 하는 액정표시장치.

청구항 19

복수의 스위칭소자를 갖는 액정표시장치에 있어서,

복수의 기관;

상기 복수의 기관사이에 개재된 액정층;

상기 한쌍의 기관중 하나의 기관상에 형성되며 상기 한쌍의 기관중 상기 하나와 주로 평행한 성분을 갖는 전계를 발생시키는 전극 구조체; 및

상기 한쌍의 기관중 다른 기관상에, 및 적어도 신호전극과 픽셀전극사이에 형성되며 상기 신호전극과 상기 픽셀전극사이의 기생용량을 감소시키는 차단전극 구조체를 포함하고,

상기 전극 구조체는 상기 신호전극과 상기 픽셀전극사이에 배열된 공통전극을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 20

복수의 기관;

상기 복수의 기관사이에 개재된 액정층;

매트릭스 형태로 서로 교차하도록 상기 한 쌍의 기관 중 하나의 기관상에 형성되며 복수의 픽셀을 형성하는 신호전극라인 및 스캐닝전극라인을 포함하는 액정표시장치에 있어서,

상기 각각의 픽셀은,

대응하는 신호전극라인과 스캐닝전극라인의 교차점에 인접하여 형성된 적어도 하나의 반도체스위칭소자;

상기 한 쌍의 기관중 상기 하나의 기관상에 형성되고 상기 신호전극라인의 연장방향으로 연장되며, 대응하는 적어도 하나의 반도체스위칭소자에 접속된 적어도 하나의 픽셀전극라인; 및

상기 한쌍의 기관중 상기 하나의 기관상에 형성되고, 상기 적어도 하나의 픽셀전극라인의 연장방향으로 연장되는 적어도 하나의 공통전극라인을 포함하고,

상기 한 쌍의 기관중 상기 하나의 기관과 주로 평행한 성분을 갖는 전계가 상기 적어도 하나의 픽셀전극라인과 상기 적어도 하나의 공통전극라인사이에 전압의 인가에 의해 발생되고,

차단전극구조체는 상기 한 쌍의 기관중 상기 하나의 기관상에, 및 적어도 신호전극과 픽셀전극사이에 형성되며 상기 신호전극과 상기 픽셀전극사이의 기생용량을 감소시키고,

상기 차단전극 구조체는 상기 신호전극라인을 갖는 층상에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 21

복수의 스위칭소자를 갖는 액정표시장치에 있어서,

한 쌍의 기판;

상기 한 쌍의 기판사이에 개재된 액정층;

상기 한쌍의 기판중 하나의 기판상에 형성되며 상기 한쌍의 기판중 상기 하나의 기판과 주로 평행한 성분을 갖는 전계를 발생시키는 전극 구조체; 및

상기 한쌍의 기판의 상기 하나의 기판과 다른 기판중 하나의 기판상에 형성되며 전기적 차단을 수행하고, 상기 다른 기판과 상기 전극 구조체의 적어도 일부사이에 형성되며 상기 한쌍의 기판중 상기 하나의 기판과 주로 평행한 성분을 갖는 전계를 발생시키는 차단전극 구조체를 포함하고,

상기 차단전극 구조체는 상기 하나의 기판상에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 22

제 21항에 있어서,

상기 차단전극 구조체는 차단을 수행하는 상기 한쌍의 기판중 상기 하나의 기판과 주로 평행한 성분을 갖는 상기 전계를 발생시키는 상기 전극구조체의 신호전극과 상기 다른 기판사이에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 23

복수의 스위칭소자를 갖는 액정표시장치에 있어서,

한 쌍의 기판;

상기 한 쌍의 기판사이에 개재된 액정층;

상기 한쌍의 기판중 하나의 기판상에 형성되며 상기 한쌍의 기판중 상기 하나의 기판과 주로 평행한 성분을 갖는 전계를 발생시키는 전극 구조체; 및

상기 한쌍의 기판의 상기 하나의 기판과 다른 기판중 하나의 기판상에 형성되며 전기적 차단을 수행하고, 상기 다른 기판과 상기 전극 구조체의 적어도 일부 사이에 형성되며 상기 한쌍의 기판중 상기 하나의 기판과 주로 평행한 성분을 갖는 전계를 발생시키는 차단전극 구조체를 포함하고,

상기 차단전극 구조체는 인접 픽셀의 일 스캐닝전극에 접속되는 것을 특징으로 하는 액정표시장치.

청구항 24

복수의 스위칭소자를 갖는 액정표시장치에 있어서,

한 쌍의 기판;

상기 한 쌍의 기판사이에 개재된 액정층;

상기 한쌍의 기판중 하나의 기판상에 형성되며 상기 한쌍의 기판중 상기 하나의 기판과 주로 평행한 성분을 갖는 전계를 발생시키는 전극 구조체; 및

상기 한쌍의 기판의 상기 하나의 기판과 다른 기판중 하나의 기판상에 형성되며 전기적 차단을 수행하고, 상기 다른 기판과 상기 전극 구조체의 적어도 일부사이에 형성되며 상기 한쌍의 기판중 상기 하나의 기판과 주로 평행한 성분을 갖는 전계를 발생시키는 차단전극 구조체를 포함하고,

상기 차단전극구조체는 공통전극을 포함하는 것을 특징으로 하는 액정표시장치.

도면

5081

FIG. 1(a)

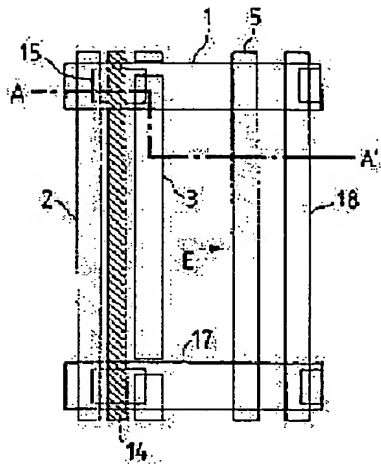
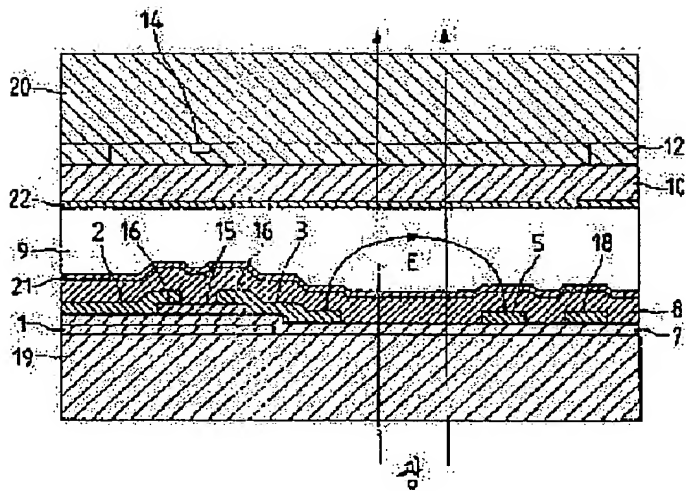
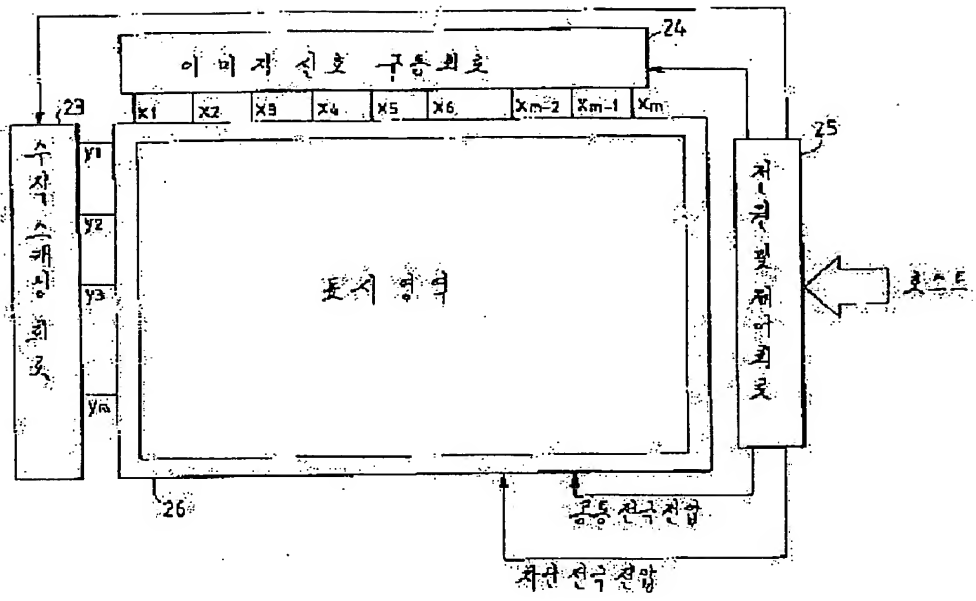


FIG. 1(b)

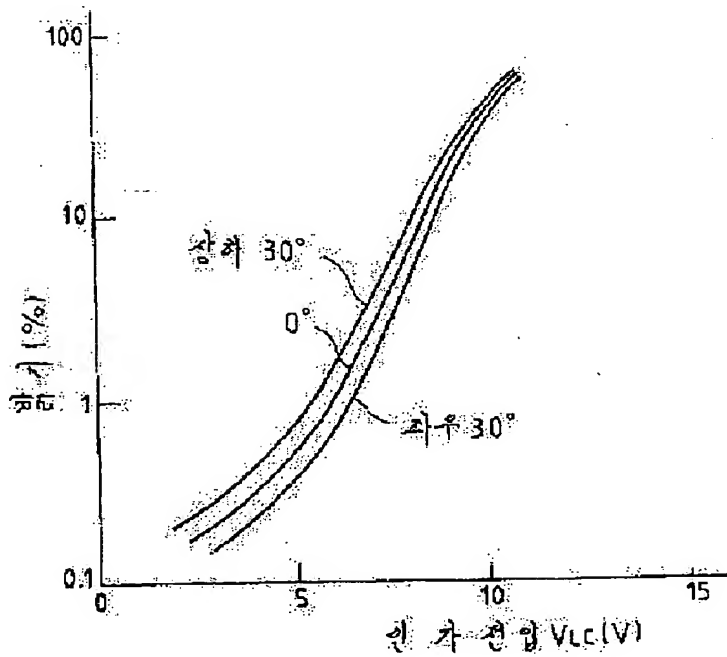


28-12

도 22



도 23



도면

FIG. 4(a)

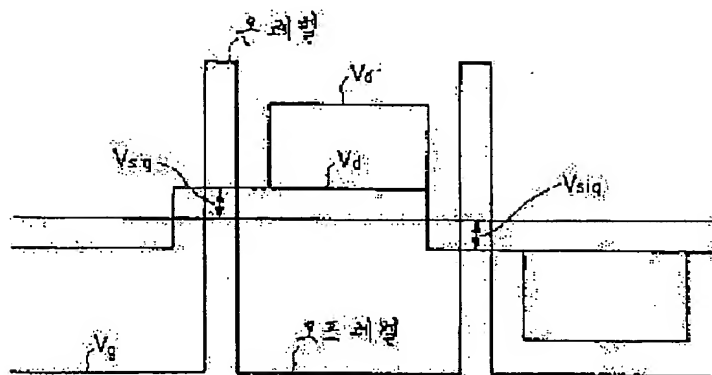
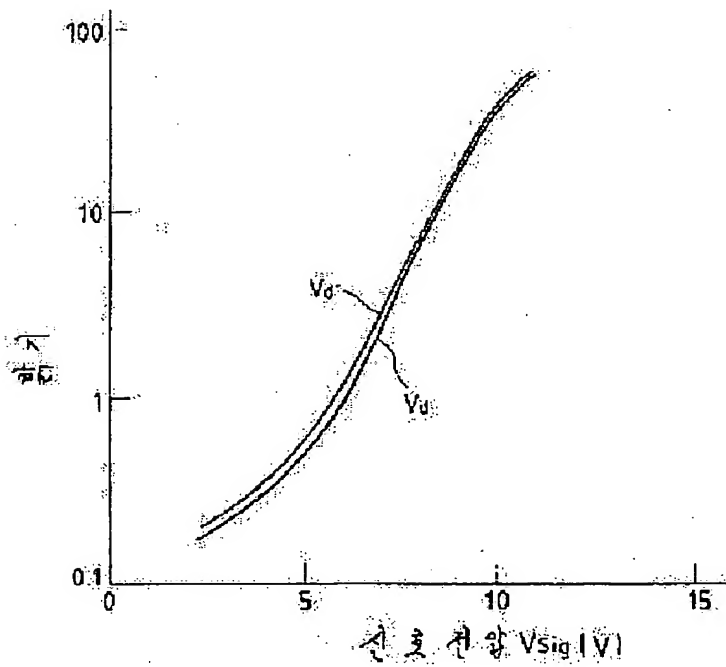
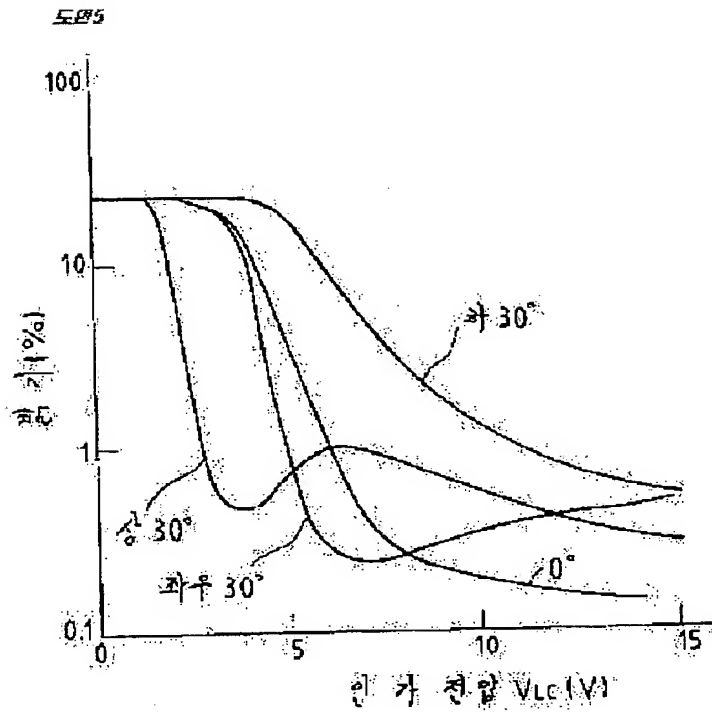


FIG. 4(b)





도면

FIG. 6(a)

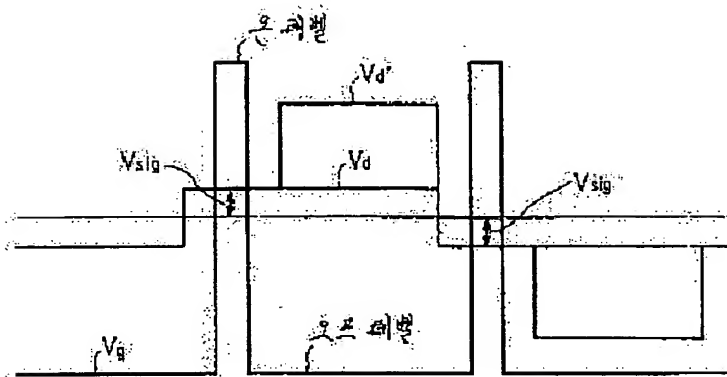
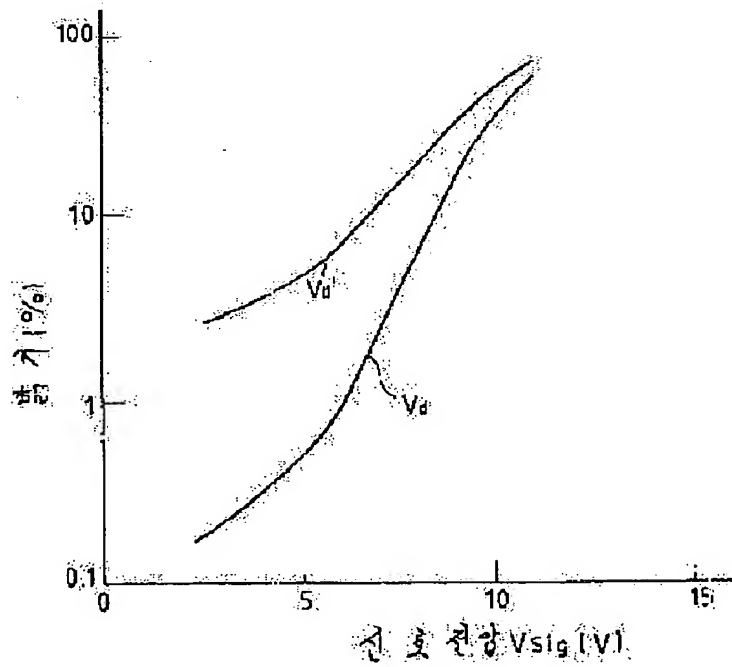


FIG. 6(b)



5097

FIG. 7(a)

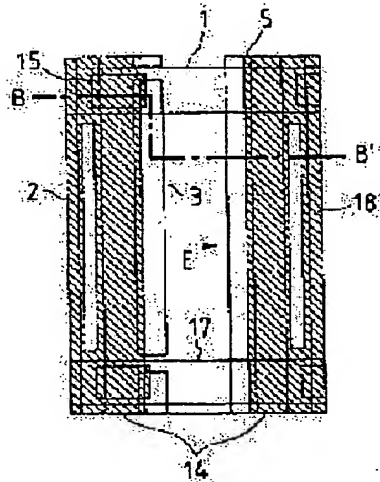
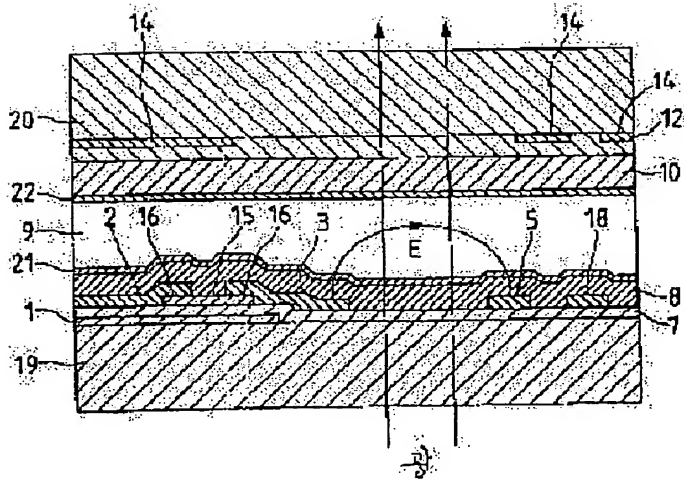


FIG. 7(b)



28-17

588

FIG. 8(a)

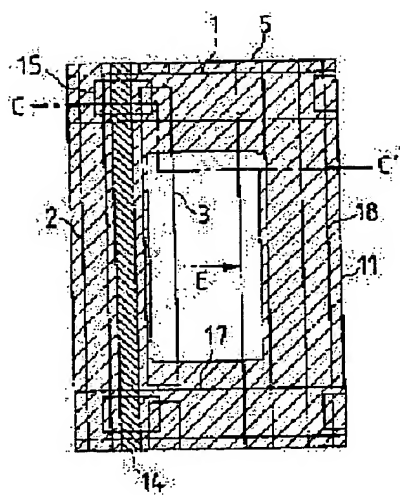
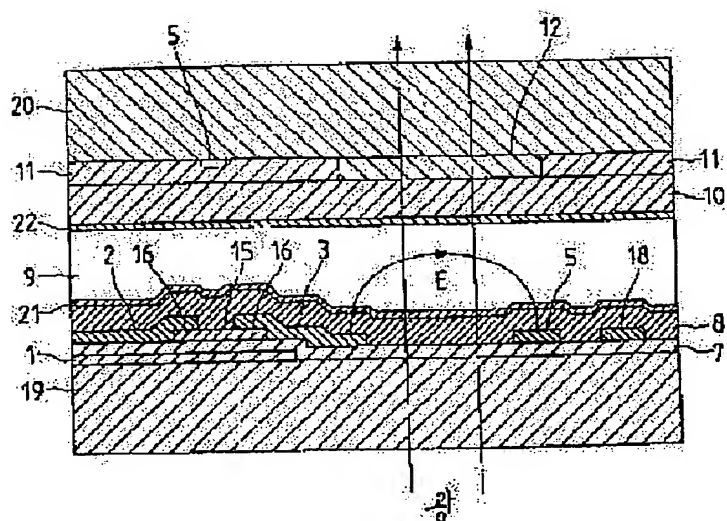


FIG. 8(b)



28-18

FIG. 9

FIG. 9(a)

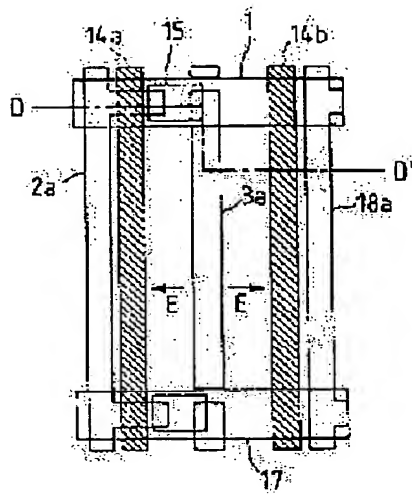
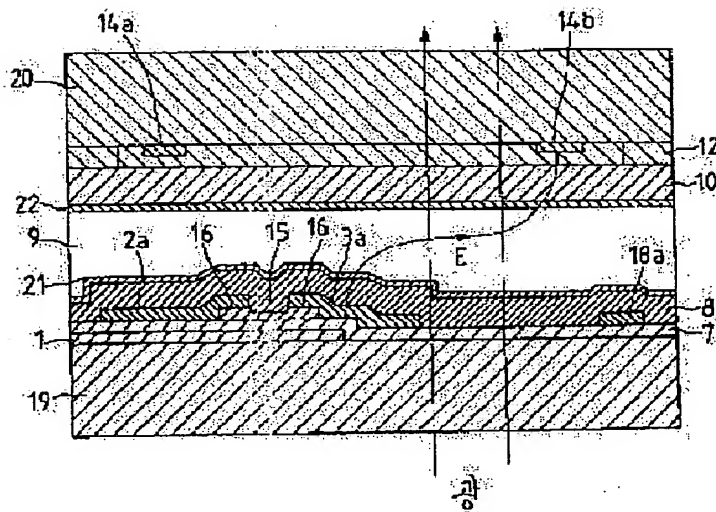
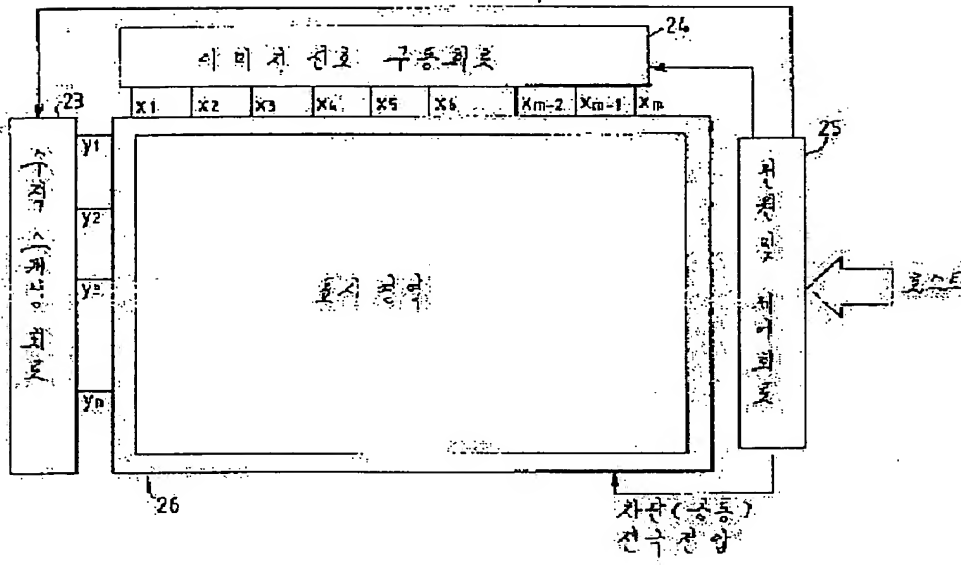


FIG. 9(b)



도면 10



5811

FIG. 11(a)

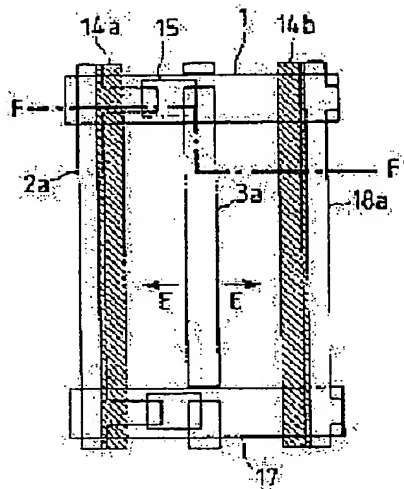
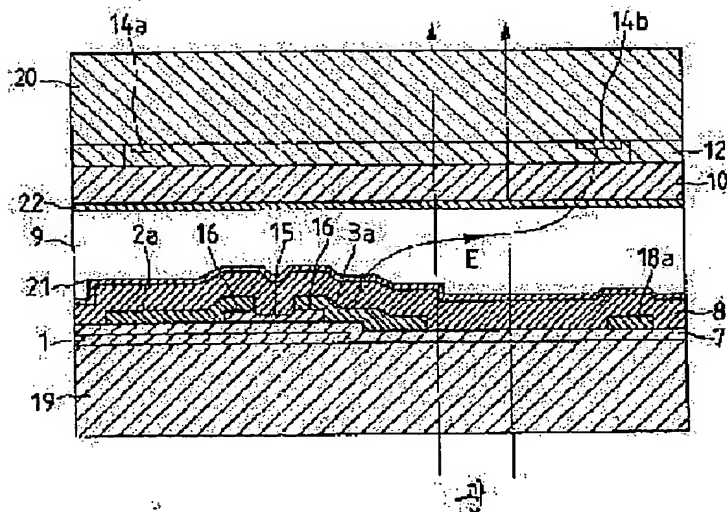


FIG. 11(b)



28-21

5812

FIG. 12(a)

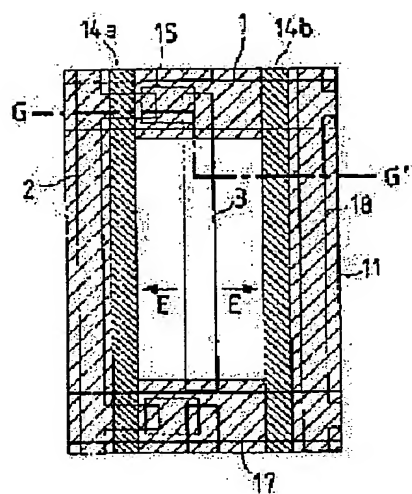
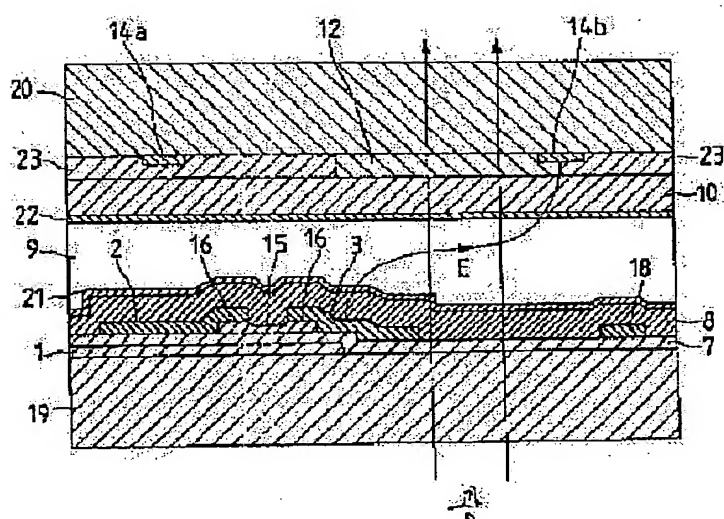


FIG. 12(b)



28-22

도 13

FIG. 13(a)

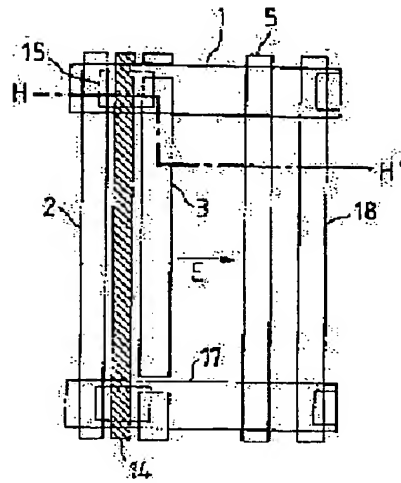
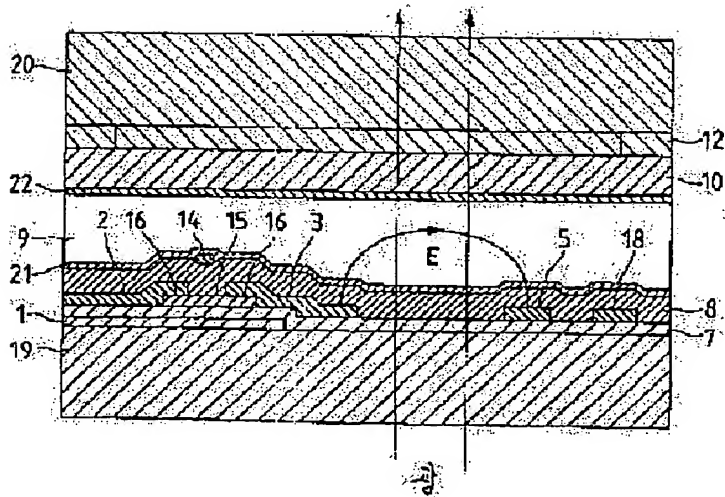


FIG. 13(b)



28-23

5E14

FIG. 14(a)

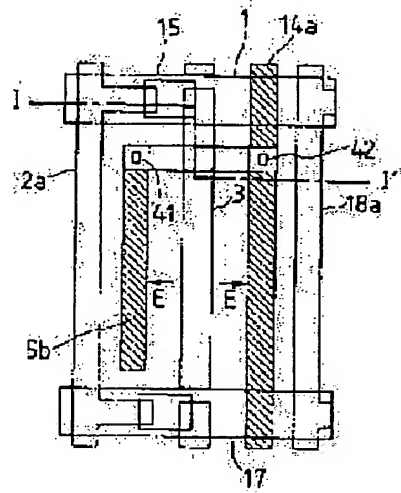
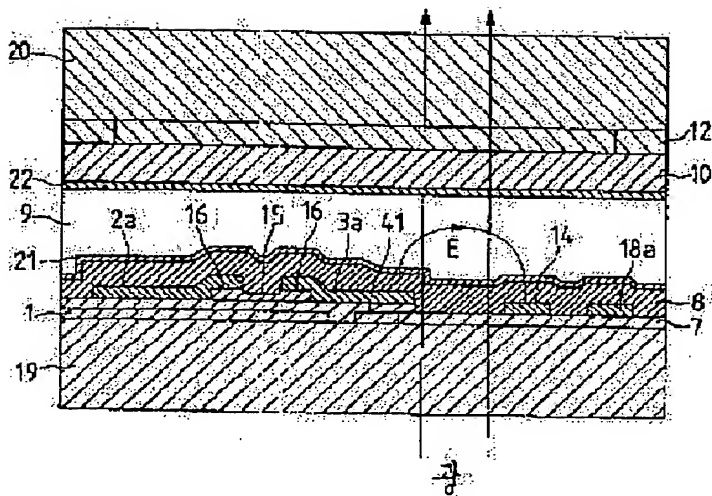


FIG. 14(b)



28-24

5815

FIG. 15(a)

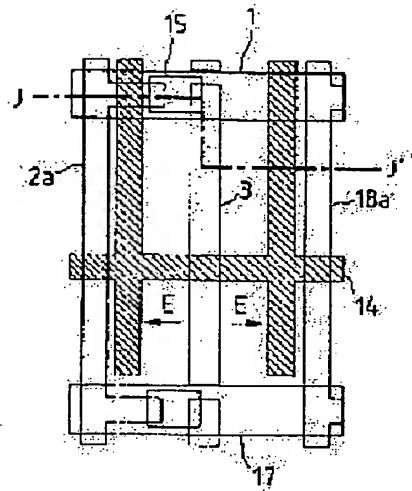
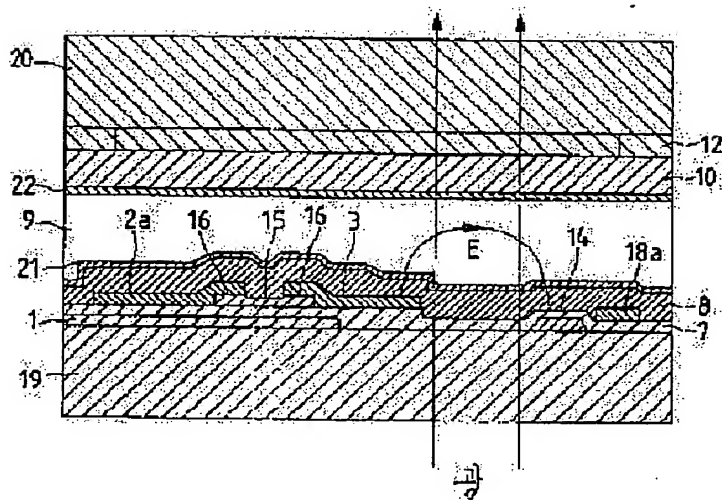


FIG. 15(b)



28-25

図 18

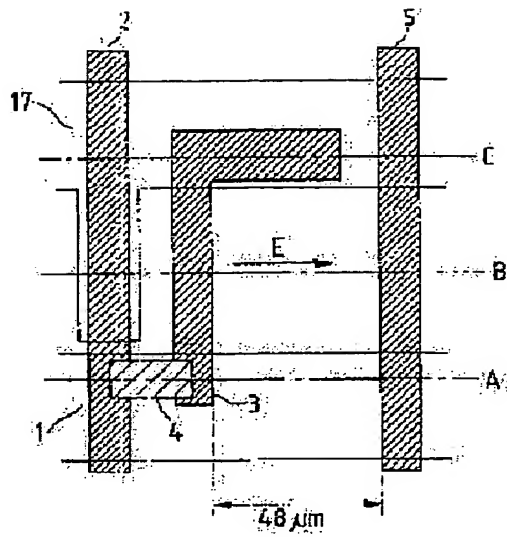


図 17

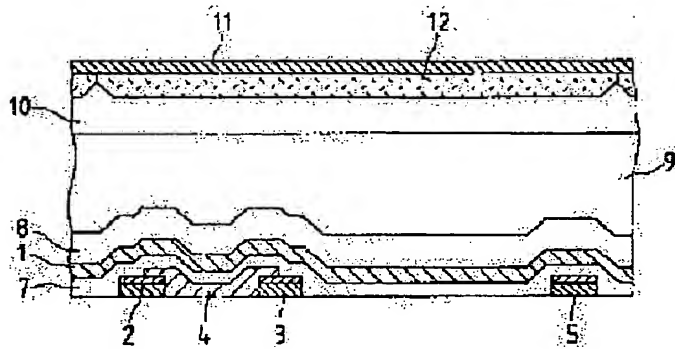


図 16

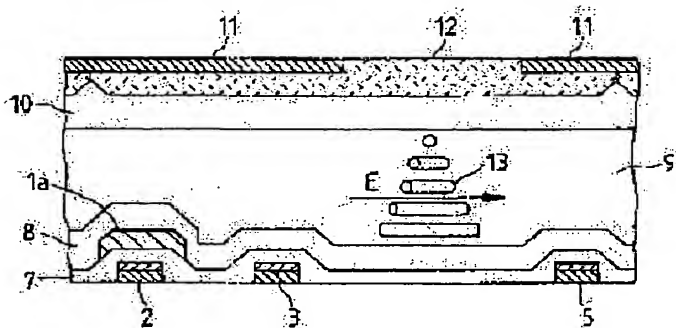
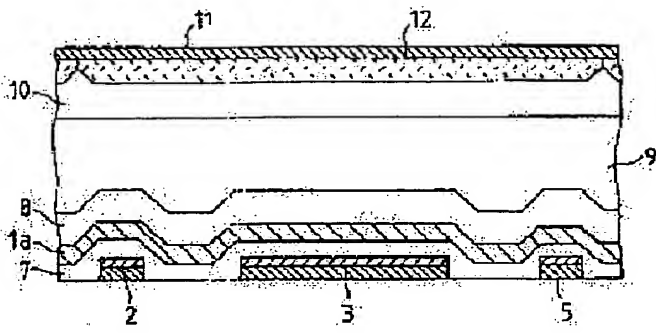


図19



28-27

5820

FIG. 20(a)

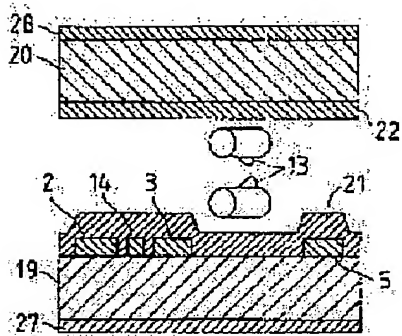


FIG. 20(b)

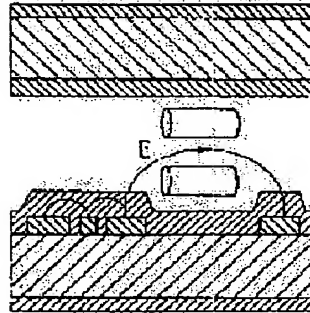


FIG. 20(c)

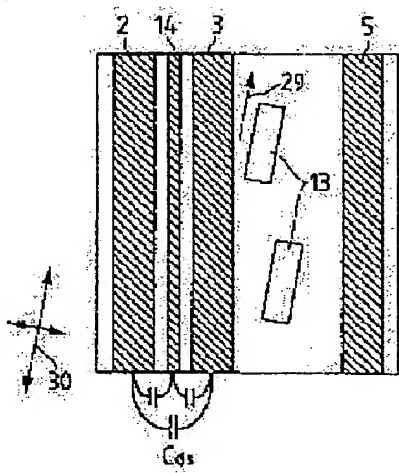


FIG. 20(d)

